

# MOTION DETECTOR AND ITS METHOD

Publication number: JP11289544 (A)

Publication date: 1999-10-19

Inventor(s): YANAGIDA YUKIO +

Applicant(s): SONY CORP +

Classification:

- International: H04N11/04; H04N7/32; H04N11/04; H04N7/32; (IPC1-7): H04N11/04; H04N7/32

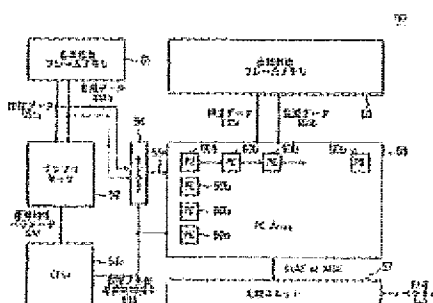
- European:

Application number: JP19980090407 1998040 2

Priority number(s): JP19980090407 1998040 2

Abstract of JP 11289544 (A)

PROBLEM TO BE SOLVED: To provide the motion detector and its method that generate a motion vector at a high speed with a high image compression rate regardless of a small scale device configuration. SOLUTION: Based on an image characteristics parameter S52 of a basic image, a CPU 53 outputs a selection control signal S53 in response to the necessity of a color difference component to a selector 54 and a processor array 56 at detection of a motion vector. The processor array 56 generates a motion vector decision basic value MAE or MSE depending on a difference between a macro block of the basic image where pixel data of a luminance component and pixel data of color difference components are mixed at a rate in response to the selection control signal S53 and a macro block of a reference image.



Data supplied from the *espacenet* database --- Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-289544

(43) 公開日 平成11年(1999)10月19日

(51) Int.Cl.<sup>6</sup>

H 0 4 N 7/32  
11/04

識別記号

F I

H 0 4 N 7/137  
11/04

Z  
B

審査請求 未請求 請求項の数14 O L (全 15 頁)

(21) 出願番号 特願平10-90407

(22) 出願日 平成10年(1998)4月2日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 柳田 幸雄

東京都品川区北品川6丁目7番35号 ソニ  
ー株式会社内

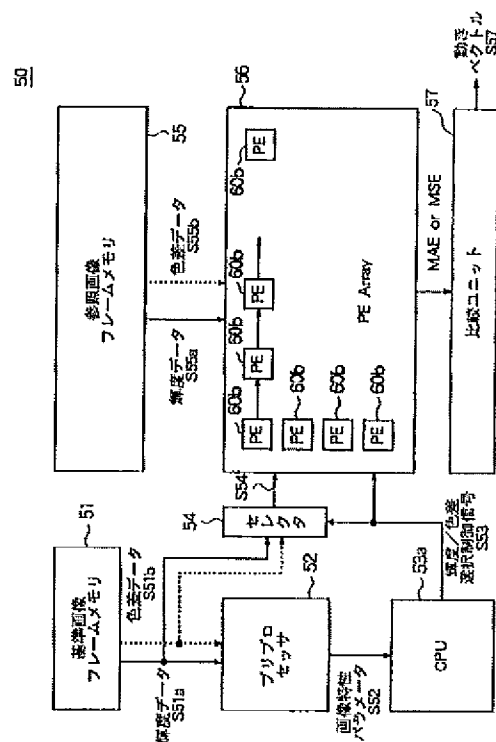
(74) 代理人 弁理士 佐藤 隆久

(54) 【発明の名称】 動き検出装置およびその方法

(57) 【要約】

【課題】 小規模な装置構成で、高い画像圧縮率を達成できる動きベクトルを高速に生成できる動き検出装置およびその方法を提供することを目的とする。

【解決手段】 基準画像の画像特性パラメータ S 5 2 に基づいて、動きベクトルの検出時における色差成分の必要度に応じた選択制御信号 S 5 3 が CPU 5 3 からセレクタ 5 4 およびプロセッサアレー 5 6 に出力される。プロセッサアレー 5 6 では、選択制御信号 S 5 3 に応じた割合で輝度成分の画素データと色差成分の画素データとを混在させた基準画像のマクロブロックと、参照画像のマクロブロックとの差分値に応じた動きベクトル決定基準値 M A E あるいは M S E が生成される。



## 【特許請求の範囲】

【請求項 1】それぞれマトリクス状に配置された複数の画素の画素データからなる複数のマクロブロック毎に、時間的に前後する第 1 の画像と第 2 の画像との間の動きベクトルを生成する動き検出装置において、

前記第 1 の画像のマクロブロックの画像特性を検出する画像特性検出手段と、

前記検出した画像特性に基づいて、動きベクトルの検出時における色差成分の必要度を判断する必要度判断手段と、

前記第 1 の画像の動きベクトル検出の対象となるマクロブロックから、前記判断された必要度に応じた割合で輝度成分の画素データと色差成分の画素データとを混在させた第 1 の被演算用マクロブロックを生成する第 1 の被演算用マクロブロック生成手段と、

前記第 2 の画像のマクロブロックから、前記判断された必要度に応じた割合で輝度成分の画素データと色差成分の画素データとを混在させた第 2 の被演算用マクロブロックを生成する第 2 の被演算用マクロブロック生成手段と、

前記第 1 の被演算用マクロブロックの画素データと、当該画素データに対応する前記第 2 の被演算用マクロブロックの画素データとの差分値に応じた動きベクトル決定基準値を、前記第 2 の画像に含まれる複数の候補マクロブロックについて生成する基準値生成手段と、

前記複数の候補マクロブロックのうち、前記動きベクトル決定基準値が最も小さいマクロブロックを参照用マクロブロックとし、前記第 1 の画像の動きベクトル検出の対象となるマクロブロックと前記第 2 の画像の参照用マクロブロックとの位置関係から動きベクトルを生成する動きベクトル生成手段とを有する動き検出装置。

【請求項 2】前記基準値生成手段は、前記第 1 の被演算用マクロブロックの画素データと、当該画素データに対応する前記第 2 の被演算用マクロブロックの画素データとの差分値の絶対値を、前記第 1 の被演算用マクロブロックおよび前記第 2 の被演算用マクロブロックを構成する全ての画素データについて加算した加算結果を動きベクトル決定基準値とする請求項 1 に記載の動き検出装置。

【請求項 3】前記基準値生成手段は、前記第 1 の被演算用マクロブロックの画素データと、当該画素データに対応する前記第 2 の被演算用マクロブロックの画素データとの差分値の二乗値を、前記第 1 の被演算用マクロブロックおよび前記第 2 の被演算用マクロブロックを構成する全ての画素データについて加算した加算結果を動きベクトル決定基準値とする請求項 1 に記載の動き検出装置。

【請求項 4】前記第 1 の被演算用マクロブロック生成手段は、前記第 1 の画像の動きベクトル検出の対象となるマクロブロックをサンプリングする周波数を調整するこ

とで、第 1 の被演算用マクロブロックを生成し、

前記第 2 の被演算用マクロブロック生成手段は、前記第 2 の画像のマクロブロックを前記周波数でサンプリングして第 2 の被演算用マクロブロックを生成する請求項 1 に記載の動き検出装置。

【請求項 5】それぞれマトリクス状に配置された複数の画素の画素データからなる複数のマクロブロック毎に、時間的に前後する第 1 の画像と第 2 の画像との間の動きベクトルを生成する動き検出装置において、

10 前記第 1 の画像のマクロブロックの画像特性を検出する画像特性検出手段と、前記検出した画像特性に基づいて、動きベクトルの検出時における色差成分の必要度を判断する必要度判断手段と、

前記第 1 の画像の動きベクトル検出の対象となるマクロブロックから、所定の割合で輝度成分の画素データと色差成分の画素データとを混在させた第 1 の被演算用マクロブロックを生成する第 1 の被演算用マクロブロック生成手段と、

20 前記第 2 の画像のマクロブロックから、前記所定の割合で輝度成分の画素データと色差成分の画素データとを混在させた第 2 の被演算用マクロブロックを生成する第 2 の被演算用マクロブロック生成手段と、

前記第 1 の被演算用マクロブロックの画素データと、当該画素データに対応する前記第 2 の被演算用マクロブロックの画素データとの差分値に、前記判断された必要度に応じた重み付けを行った値を用いた動きベクトル決定基準値を、前記第 2 の画像に含まれる複数の候補マクロブロックについて生成する基準値生成手段と、

30 前記複数の候補マクロブロックのうち、前記動きベクトル決定基準値が最も小さいマクロブロックを参照用マクロブロックとし、前記第 1 の画像の動きベクトル検出の対象となるマクロブロックと前記第 2 の画像の参照用マクロブロックとの位置関係から動きベクトルを生成する動きベクトル生成手段とを有する動き検出装置。

【請求項 6】前記基準値生成手段は、前記第 1 の被演算用マクロブロックの画素データと、

当該画素データに対応する前記第 2 の被演算用マクロブロックの画素データとの差分値の絶対値に前記必要度に応じた重み付けを行った値を、前記第 1 の被演算用マクロブロックおよび前記第 2 の被演算用マクロブロックを構成する全ての画素データについて加算した加算結果を動きベクトル決定基準値とする請求項 5 に記載の動き検出装置。

【請求項 7】前記基準値生成手段は、前記第 1 の被演算用マクロブロックの画素データと、

当該画素データに対応する前記第 2 の被演算用マクロブロックの画素データとの差分値の二乗値に前記必要度に応じた重み付けを行った値を、前記第 1 の被演算用マクロブロックおよび前記第 2 の被演算用マクロブロックを構成する全ての画素データについて加算した加算結果を

動きベクトル決定基準値とする請求項 5 に記載の動き検出装置。

【請求項 8】それぞれマトリクス状に配置された複数の画素の画素データからなる複数のマクロブロック毎に、時間的に前後する第 1 の画像と第 2 の画像との間の動きベクトルを生成する動き検出方法において、前記第 1 の画像のマクロブロックの画像特性を検出し、前記検出した画像特性に基づいて、動きベクトルの検出時における色差成分の必要度を判断し、前記第 1 の画像の動きベクトル検出の対象となるマクロブロックから、前記判断された必要度に応じた割合で輝度成分の画素データと色差成分の画素データとを混在させた第 1 の被演算用マクロブロックを生成し、前記第 2 の画像のマクロブロックから、前記判断された必要度に応じた割合で輝度成分の画素データと色差成分の画素データとを混在させた第 2 の被演算用マクロブロックを生成し、前記第 1 の被演算用マクロブロックの画素データと、当該画素データに対応する前記第 2 の被演算用マクロブロックの画素データとの差分値に応じた動きベクトル決定基準値を、前記第 2 の画像に含まれる複数の候補マクロブロックについて生成し、前記複数の候補マクロブロックのうち、前記動きベクトル決定基準値が最も小さいマクロブロックを参照用マクロブロックとし、前記第 1 の画像の動きベクトル検出の対象となるマクロブロックと前記第 2 の画像の参照用マクロブロックとの位置関係から動きベクトルを生成する動き検出方法。

【請求項 9】前記第 1 の被演算用マクロブロックの画素データと、当該画素データに対応する前記第 2 の被演算用マクロブロックの画素データとの差分値の絶対値を、前記第 1 の被演算用マクロブロックおよび前記第 2 の被演算用マクロブロックを構成する全ての画素データについて加算した加算結果を動きベクトル決定基準値とする請求項 8 に記載の動き検出方法。

【請求項 10】前記第 1 の被演算用マクロブロックの画素データと、当該画素データに対応する前記第 2 の被演算用マクロブロックの画素データとの差分値の二乗値を、前記第 1 の被演算用マクロブロックおよび前記第 2 の被演算用マクロブロックを構成する全ての画素データについて加算した加算結果を動きベクトル決定基準値とする請求項 8 に記載の動き検出方法。

【請求項 11】前記第 1 の画像の動きベクトル検出の対象となるマクロブロックをサンプリングする周波数を調整することで、第 1 の被演算用マクロブロックを生成し、前記第 2 の画像のマクロブロックを前記周波数でサンプリングして第 2 の被演算用マクロブロックを生成する請求項 8 に記載の動き検出方法。

【請求項 12】それぞれマトリクス状に配置された複数

の画素の画素データからなる複数のマクロブロック毎に、時間的に前後する第 1 の画像と第 2 の画像との間の動きベクトルを生成する動き検出方法において、前記第 1 の画像のマクロブロックの画像特性を検出し、前記検出した画像特性に基づいて、動きベクトルの検出時における色差成分の必要度を判断し、前記第 1 の画像の動きベクトル検出の対象となるマクロブロックから、所定の割合で輝度成分の画素データと色差成分の画素データとを混在させた第 1 の被演算用マクロブロックを生成し、前記第 2 の画像のマクロブロックから、前記所定の割合で輝度成分の画素データと色差成分の画素データとを混在させた第 2 の被演算用マクロブロックを生成し、前記第 1 の被演算用マクロブロックの画素データと、当該画素データに対応する前記第 2 の被演算用マクロブロックの画素データとの差分値に、前記判断された必要度に応じた重み付けを行った値を用いた動きベクトル決定基準値を、前記第 2 の画像に含まれる複数の候補マクロブロックについて生成し、前記複数の候補マクロブロックのうち、前記動きベクトル決定基準値が最も小さいマクロブロックを参照用マクロブロックとし、前記第 1 の画像の動きベクトル検出の対象となるマクロブロックと前記第 2 の画像の参照用マクロブロックとの位置関係から動きベクトルを生成する動き検出方法。

【請求項 13】前記第 1 の被演算用マクロブロックの画素データと、当該画素データに対応する前記第 2 の被演算用マクロブロックの画素データとの差分値の絶対値に前記必要度に応じた重み付けを行った値を、前記第 1 の被演算用マクロブロックおよび前記第 2 の被演算用マクロブロックを構成する全ての画素データについて加算した加算結果を動きベクトル決定基準値とする請求項 12 に記載の動き検出方法。

【請求項 14】前記第 1 の被演算用マクロブロックの画素データと、当該画素データに対応する前記第 2 の被演算用マクロブロックの画素データとの差分値の二乗値に前記必要度に応じた重み付けを行った値を、前記第 1 の被演算用マクロブロックおよび前記第 2 の被演算用マクロブロックを構成する全ての画素データについて加算した加算結果を動きベクトル決定基準値とする請求項 12 に記載の動き検出方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】本発明は、フレーム間予測符号化回路などに適用される動き検出装置およびその方法に関する。

【0002】

【従来の技術】ビデオ信号を圧縮して伝送する方式として、予測符号化方式がある。この予測符号化方式は、フレーム間の相関を利用して、未来あるいは過去のフレー

ムの画素データから現在のフレームの画素データを予測する方式である。具体的には、予測符号化方式では、ブロックマッチング法により、フレーム間で動きベクトルを検出し、この動きベクトルに基づいて予測ビデオ信号を生成する。

【0003】図9は、フレーム間予測符号化回路の構成図である。図9において、端子101~103には伝送すべきビデオ信号を構成する輝度信号Yと、色差信号Cb (=B-Y)、Cr (=R-Y) が供給され、これらがA/D変換器104、105、106でデジタル信号に変換された後に、バッファ回路107に供給され、1フレーム期間中に、例えば輝度信号Y、色差信号Cbおよび色差信号Crの順で出力されるように変換される。この変換されたビデオ信号aは、減算器113で予測ビデオ信号bとの差が取られ、この差のビデオ信号が予測誤差信号cとして使用される。予測誤差信号cは、直交変換回路114に供給される。直交変換としては、離散コサイン変換(DCT)やアダマール変換などがある。直交変換された予測誤差信号dは、量子化回路115で量子化される。

【0004】量子化された予測誤差信号eは、符号化回路116で可変長符号化される。符号化信号fは、多重化回路117で動きベクトルと多重化され、バッファ回路118を介して出力端子119に出力される。予測誤差信号cを生成するための初速ビデオ信号bは、次のようにして生成される。すなわち、量子化された予測誤差信号eが逆量子化回路121において量子化する前の予測誤差信号d'に逆変換され、これがさらに、逆離散コサイン変換回路(IDCT)122に供給されて減算器113の出力と同様な信号形式となるように逆変換される。逆変換された予測誤差信号c'は、加算器123において予測ビデオ信号bと加算された後にフレームメモリ124に供給される。

【0005】参照フレームのビデオ信号gは動き補償回路125に供給されて、例えばブロックマッチング法によって得た動きベクトルによる予測処理が行われ、ブロック単位で予測ビデオ信号bが生成される。また、ブロックマッチング法による動きベクトル算出を行うため、動き検出回路126が設けられ、フレームメモリ124からの参照フレームとA/D変換器104からのフレームとの間でブロック毎の動きベクトルが求められる。また、動き補償回路125からは、予測ビデオ信号bの他に、予測ビデオ信号bを生成したときに使用された動きベクトルも符号化されて出力され、多重化回路117に出力される。

【0006】ところで、前述したブロックマッチング法による動き検出は、図10に示すように、時間的に近接する基準画像(フレーム)2と参照画像3との間で行なわれる。このとき基準画像2は、図11に示すように、M×N個のマトリクス状に配置された画素の画素データ

かなるブロック(以下、マクロブロックと記す)に分割される。そして、それぞれのマクロブロックについて、当該マクロブロックを基準ブロック5とした場合に、参照画像3の対応するブロックおよび当該ブロックの周辺に位置するブロックから、基準ブロック5に最も近似した参照ブロック6が求められる。そして、基準ブロック6の位置から参照ブロック6の位置を2次的に指し示す動きベクトル7を求める。

【0007】ここで、動きベクトル7を求める際に、参照画像3に含まれる複数の候補ブロックのうち一の候補ブロックを参照ブロック6として特定するための評価関数として、マクロブロック間の対応する画素の画素データについての差分絶対和あるいは差分二乗和を用いるのが一般的である。具体的には、差分二乗和を用いる場合には、図12に示すように、基準ブロック5を構成するM×N個の画素の画素データ $R_{i,j}$ と、候補ブロック8を構成するM×N個の画素の画素データ $S_{i,j}$ とについて、相互に対応する全ての画素の $(R_{i,j} - S_{i,j})^2$ を算出した後に、これらを加算したMSEを算出する。そして、複数の候補ブロック8のうち、MSEが最小となるものを参照ブロック6として決定し、基準ブロック5と参照ブロック6との位置関係を示すベクトルを、動きベクトル7とする。

【0008】また、差分絶対和を使用する場合には、図12に示すように、基準ブロック5を構成するM×N個の画素の画素データ $R_{i,j}$ と、候補ブロック8を構成するM×N個の画素の画素データ $S_{i,j}$ とについて、相互に対応する全ての画素の $(R_{i,j} - S_{i,j})$ の絶対値を算出した後に、これらを加算したMAEを算出する。そして、複数の候補ブロック8のうち、MAEが最小となるものを参照ブロック6として決定する。

【0009】動き検出装置では、高速化を図るために、図13に示すプロセッサエレメント(PE)10を並列に接続して処理を行って、輝度データを用いてMSEおよびMAEを算出している。図13に示すように、プロセッサエレメント10は、レジスタ11、演算器12、加算器13およびレジスタ14を有する。プロセッサエレメント10では、前段のプロセッサエレメントから入力した基準画像の輝度データ21が、レジスタ11に記憶された後に、演算器12および後段のプロセッサエレメントに出力される。

【0010】次に、演算器12において、レジスタ11から入力した基準画像の輝度データ21と、参照画像の輝度データ20とが減算された後に、その減算値の絶対値あるいは二乗値が計算され、計算結果が演算値25として加算器13に出力される。次に、加算器13において、前段のプロセッサエレメントから入力した差分蓄積値22と演算値25との加算が行われ、加算結果26がレジスタ14を介して、差分累積値24として後段のプロセッサエレメントに出力される。

【0011】動き検出装置により算出された動きベクトルは、画像符号化装置の局所復号装置や画像復号装置における動き補償に使用される。このとき、マクロブロックの輝度成分の復号に対しても、色差成分の復号に対しても同一の動きベクトルが用いられる。

【0012】

【発明が解決しようとする課題】しかしながら、上述した従来の動き検出装置では、図13に示すように、参照画像の輝度データ20と、基準画像の輝度データ21とを用いて、動きベクトルを決定する基準となるMAEおよびMSEを求めることから、動きベクトルを用いた動き補償後に、画像の輝度成分のブロック係数は最小化できるが、色差成分に大きなブロック係数が残ってしまう場合が多く、画像圧縮率が低くなってしまふ。このような問題を解決するために、画像の輝度成分に加えて色差成分をも考慮した動き検出装置が提案されている。その一つに、例えば、特開平4-40193号および特開平5-219529号には、輝度データを用いた第1の動きベクトルと、色差(Cr)データを用いた第2の動きベクトルと、色差データ(Cb)データを用いた第3の動きベクトルとを個別に算出し、ブロック内の画素データの平坦性に基づいて、第1〜3の動きベクトルのうち一つを選択する手法が開示されている。しかしながら、この手法は、色差成分についてのMAEおよびMSEを算出するためのプロセッサエレメントを新たに追加するか、あるいは、高速なプロセッサエレメントを用いて時分割処理を行うことから、装置が大規模化すると共に、演算量の増加に伴い消費電力が大きくなってしまふ。

【0013】また、これらの手法では、色差成分を考慮する必要がある場合に、色差成分のみを用いて動きベクトルを算出するが、その結果、逆に検出を低下させ、動き補償の際に大きなブロック係数を残してしまうことがある。すなわち、画像の動き検出を行う際に、一般的に人の視覚特性から、色差情報よりも輝度情報が重要であるが、対象画像の全てに対して一律に色差情報を反映させた動き検出を行うと、逆に検出を低下させ、動き補償の際に大きなブロック係数を残してしまうことがある。

【0014】本発明は上述した従来技術の問題点に鑑みてなされ、小規模な装置構成で、高い画像圧縮率を達成できる動きベクトルを高速に生成できる動き検出装置およびその方法を提供することを目的とする。

【0015】

【課題を解決するための手段】上述した従来技術の問題点を解決し、上述した目的を達成するために、本発明の第1の観点の動き検出装置は、それぞれマトリクス状に配置された複数の画素の画素データからなる複数のマクロブロック毎に、時間的に前後する第1の画像と第2の画像との間の動きベクトルを生成する動き検出装置であって、前記第1の画像のマクロブロックの画像特性を検出する画像特性検出手段と、前記検出した画像特性に基づいて、動きベクトルを生成する動き検出装置であって、前記第1の画像のマクロブロックの画像特性を検

づいて、動きベクトルの検出時における色差成分の必要度を判断する必要度判断手段と、前記第1の画像の動きベクトル検出の対象となるマクロブロックから、前記判断された必要度に応じた割合で輝度成分の画素データと色差成分の画素データとを混在させた第1の被演算用マクロブロックを生成する第1の被演算用マクロブロック生成手段と、前記第2の画像のマクロブロックから、前記判断された必要度に応じた割合で輝度成分の画素データと色差成分の画素データとを混在させた第2の被演算用マクロブロックを生成する第2の被演算用マクロブロック生成手段と、前記第1の被演算用マクロブロックの画素データと、当該画素データに対応する前記第2の被演算用マクロブロックの画素データとの差分値に応じた動きベクトル決定基準値を、前記第2の画像に含まれる複数の候補マクロブロックについて生成する基準値生成手段と、前記複数の候補マクロブロックのうち、前記動きベクトル決定基準値が最も小さいマクロブロックを参照用マクロブロックとし、前記第1の画像の動きベクトル検出の対象となるマクロブロックと前記第2の画像の参照用マクロブロックとの位置関係から動きベクトルを生成する動きベクトル生成手段とを有する。

【0016】また、本発明の第1の観点の動き検出装置は、好ましくは、前記基準値生成手段は、前記第1の被演算用マクロブロックの画素データと、当該画素データに対応する前記第2の被演算用マクロブロックの画素データとの差分値の絶対値を、前記第1の被演算用マクロブロックおよび前記第2の被演算用マクロブロックを構成する全ての画素データについて加算した加算結果を動きベクトル決定基準値とする。

【0017】また、本発明の第1の観点の動き検出装置は、好ましくは、前記基準値生成手段は、前記第1の被演算用マクロブロックの画素データと、当該画素データに対応する前記第2の被演算用マクロブロックの画素データとの差分値の二乗値を、前記第1の被演算用マクロブロックおよび前記第2の被演算用マクロブロックを構成する全ての画素データについて加算した加算結果を動きベクトル決定基準値とする。

【0018】また、本発明の第2の観点の動き検出装置は、それぞれマトリクス状に配置された複数の画素の画素データからなる複数のマクロブロック毎に、時間的に前後する第1の画像と第2の画像との間の動きベクトルを生成する動き検出装置であって、前記第1の画像のマクロブロックの画像特性を検出する画像特性検出手段と、前記検出した画像特性に基づいて、動きベクトルの検出時における色差成分の必要度を判断する必要度判断手段と、前記第1の画像の動きベクトル検出の対象となるマクロブロックから、所定の割合で輝度成分の画素データと色差成分の画素データとを混在させた第1の被演算用マクロブロックを生成する第1の被演算用マクロブロック生成手段と、前記第2の画像のマクロブロックか

ら、前記所定の割合で輝度成分の画素データと色差成分の画素データとを混在させた第2の被演算用マクロブロックを生成する第2の被演算用マクロブロック生成手段と、前記第1の被演算用マクロブロックの画素データと、当該画素データに対応する前記第2の被演算用マクロブロックの画素データとの差分値に、前記判断された必要度に応じた重み付けを行った値を用いた動きベクトル決定基準値を、前記第2の画像に含まれる複数の候補マクロブロックについて生成する基準値生成手段と、前記複数の候補マクロブロックのうち、前記動きベクトル決定基準値が最も小さいマクロブロックを参照用マクロブロックとし、前記第1の画像の動きベクトル検出の対象となるマクロブロックと前記第2の画像の参照用マクロブロックとの位置関係から動きベクトルを生成する動きベクトル生成手段とを有する。

【0019】また、本発明の第2の観点の動き検出方法は、それぞれマトリクス状に配置された複数の画素の画素データからなる複数のマクロブロック毎に、時間的に前後する第1の画像と第2の画像との間の動きベクトルを生成する動き検出方法であって、前記第1の画像のマクロブロックの画像特性を検出し、前記検出した画像特性に基づいて、動きベクトルの検出時における色差成分の必要度を判断し、前記第1の画像の動きベクトル検出の対象となるマクロブロックから、前記判断された必要度に応じた割合で輝度成分の画素データと色差成分の画素データとを混在させた第1の被演算用マクロブロックを生成し、前記第2の画像のマクロブロックから、前記判断された必要度に応じた割合で輝度成分の画素データと色差成分の画素データとを混在させた第2の被演算用マクロブロックを生成し、前記第1の被演算用マクロブロックの画素データと、当該画素データに対応する前記第2の被演算用マクロブロックの画素データとの差分値に、前記判断された必要度に応じた重み付けを行った値を用いた動きベクトル決定基準値を、前記第2の画像に含まれる複数の候補マクロブロックについて生成し、前記複数の候補マクロブロックのうち、前記動きベクトル決定基準値が最も小さいマクロブロックを参照用マクロブロックとし、前記第1の画像の動きベクトル検出の対象となるマクロブロックと前記第2の画像の参照用マクロブロックとの位置関係から動きベクトルを生成する。

【0020】また、本発明の第2の観点の動き検出方法は、それぞれマトリクス状に配置された複数の画素の画素データからなる複数のマクロブロック毎に、時間的に前後する第1の画像と第2の画像との間の動きベクトルを生成する動き検出方法であって、前記第1の画像のマクロブロックの画像特性を検出し、前記検出した画像特性に基づいて、動きベクトルの検出時における色差成分の必要度を判断し、前記第1の画像の動きベクトル検出の対象となるマクロブロックから、所定の割合で輝度成分の画素データと色差成分の画素データとを混在させた第1の被演算用マクロブロックを生成し、前記第2の画

像のマクロブロックから、前記所定の割合で輝度成分の画素データと色差成分の画素データとを混在させた第2の被演算用マクロブロックを生成し、前記第1の被演算用マクロブロックの画素データと、当該画素データに対応する前記第2の被演算用マクロブロックの画素データとの差分値に、前記判断された必要度に応じた重み付けを行った値を用いた動きベクトル決定基準値を、前記第2の画像に含まれる複数の候補マクロブロックについて生成し、前記複数の候補マクロブロックのうち、前記動きベクトル決定基準値が最も小さいマクロブロックを参照用マクロブロックとし、前記第1の画像の動きベクトル検出の対象となるマクロブロックと前記第2の画像の参照用マクロブロックとの位置関係から動きベクトルを生成する。

【0021】

【発明の実施の形態】以下、本発明の実施形態に係わる動き検出装置について説明する。本実施形態の動き検出装置は、図9に示すフレーム間予測符号化回路の動き検出回路として組み込まれる。

#### 第1実施形態

図1は、本実施形態の動き検出装置50の構成図である。図1に示すように、動き検出装置50は、基準画像フレームメモリ51、必要度判断手段としてのプリプロセッサ52、CPU(Central Processing Unit)53、第1の被演算用マクロブロック生成手段としてのセクタ54、参照画像フレームメモリ55、基準値生成手段としてのプロセッサアレー56および動きベクトル生成手段としての比較ユニット57を有する。

【0022】基準画像フレームメモリ51は、動き補償を行なう際の基準画像(フレーム)を記憶する。プリプロセッサ52は、基準画像フレームメモリ51に記憶された基準画像の輝度データS51aおよび色差データS51bに基づいて、マクロブロックモードの判別処理のために、全てのマクロブロックの輝度成分に対して、画素平均値やブロック分散値を求め、これを画像特性パラメータS52としてCPU53に出力する。

【0023】CPU53は、動き検出を行う前に、画像特性パラメータS52に基づいて、現在の基準ブロックが、その動き検出に色差情報を考慮する必要があるか否かを判断する。そして、CPU53は、この判断結果に基づいて、輝度信号と色差信号との選択方法を示す選択制御信号S53を生成し、これをセクタ54およびプロセッサアレー56に出力する。CPU53における選択制御信号S53の生成方法については後に詳細に説明する。

【0024】セクタ54は、選択制御信号S53に示されるサンプリング頻度で、基準画像フレームメモリ51から読み出された輝度信号S51aおよび色差データS51bを選択的に被演算信号S54としてプロセッサアレー56に出力する。参照画像フレームメモリ55

は、参照画像を記憶し、記憶した参照画像の輝度データS55aおよび色差データS55bを、プロセッサアレー56に出力する。

【0025】プロセッサアレー56は、初段のプロセッサエレメント60aおよび複数のプロセッサエレメント60bを有し、各プロセッサエレメント60bが、前段のプロセッサエレメント60aあるいは60bから被演算データおよび差分累積値を入力するように直列に接続されている。図2は、初段のプロセッサエレメント60aの構成図である。図2に示すように、初段のプロセッサエレメント60aは、レジスタ61、演算器62、レジスタ64および第2の被演算用マクロブロック生成手段としてのセクタ65を有する。

【0026】レジスタ61は、セクタ54からの被演算データS54を記憶し、これを被演算データS61として演算器62および後段のプロセッサエレメント60bのレジスタ61に出力する。セクタ65は、選択制御信号S53に応じたサンプリング頻度で、参照画像フレームメモリ55から読み出した参照画像の輝度データS55aと参照画像の色差データS55bとを選択的に被演算データS65として演算器62に出力する。ここで、セクタ54とセクタ65とは同じ選択制御信号S53に基づいて選択動作を行なうため、被演算データS61が輝度データである場合には被演算データS65も輝度データとなり、被演算データS61が色差データである場合には被演算データS65も色差データとなる。

【0027】演算器62は、レジスタ61から入力した基準画像の被演算データ61から、セクタ65から入力した被演算データS65を減算した後に、その減算値の絶対値(MAEを算出する場合)あるいは二乗値(MSEを算出する場合)を計算し、計算結果を差分蓄積値S62としてレジスタ64に出力する。ここで、MAEおよびMSEが、本発明の動きベクトル決定基準値である。レジスタ64は、演算器62から入力した差分蓄積値S62を記憶した後に、これを差分蓄積値S64として後段のプロセッサエレメント60aに出力する。

【0028】図3は、プロセッサエレメント60bの構成図である。図3に示すように、レジスタ61、演算器62、加算器63、レジスタ64およびセクタ65を有する。ここで、レジスタ61、演算器62、レジスタ64およびセクタ65は、前述した図2に示すものと同じである。プロセッサエレメント60bのレジスタ61は、前段のプロセッサエレメント60aあるいは60bからの被演算データS61を入力して記憶し、これを演算器62および後段のプロセッサエレメント60bに出力する。また、加算器63は、前段のプロセッサエレメント60aあるいは60bから入力した差分蓄積値S64aと、演算器62からの演算値S62とを加算し、その加算結果を差分蓄積値S63としてレジスタ64に

出力する。レジスタ64は、加算器63からの差分蓄積値S63を記憶し、これを差分蓄積値S64bとして後段のプロセッサエレメント60bに出力する。

【0029】プロセッサアレー56では、プロセッサエレメント60aおよび60bの演算器62における処理は相互に並列に行なわれる。そして、最終段のプロセッサエレメント60bから出力される差分蓄積値S54が、前述したMAEあるいはMSEとなる。また、プロセッサアレー56では、図10および図11に示すように、参照画像3を構成する複数のブロックのうち、基準画像2の基準ブロック5の近傍に位置する複数の候補ブロックについて行なわれる。プロセッサアレー56は、複数の候補ブロックについてのMAEあるいはMSEを比較ユニット57に出力する。

【0030】比較ユニット57は、プロセッサアレー56から入力した複数の候補ブロックのMAEあるいはMSEを入力し、これらを比較して、MAEあるいはMSEが最小の候補ブロックを図11に示す参照ブロック6として決定し、基準ブロック5と参照ブロック6との位置関係を示すベクトルを、動きベクトル7とする。

【0031】以下、CPU53における選択制御信号S53の生成方法について説明する。CPU53は、画像特性パラメータS52に基づいて、画像データの輝度成分に加えて色差成分についても、画素データの平均値およびブロック分散値を算出し、これらの算出結果に基づいて、基準ブロックの動き検出に、色差情報をどの程度反映させる必要があるかを、動き検出処理を行なう前に決定する。具体的には、CPU53は、色差成分についての画素データの平均値およびブロック分散値に基づいて、色差情報を必要度を、「レベル0」～「レベル4」の5段階で決定する。ここで、「レベル0」から「レベル4」に向かうに従い、色差情報の必要度が高まるものとする。

【0032】CPU53は、上述したようにして決定された色差情報の必要度のレベルに応じて、図1に示すセクタ54および図2に示すセクタ65において、輝度データおよび色差データをサンプリングする頻度を決定し、当該決定したサンプリング頻度を示す選択制御信号S53を生成する。具体的には、マクロブロックがマトリクス状に配置された8×8の画素の画素データで構成される場合には、これら64個の画素データのうち、輝度データおよび色差データを用いる割合を決定する。

【0033】本実施形態では、CPU53は、図4(A)に示すように、「レベル0」、すなわち動きベクトルを求める際に色差情報を考慮する必要性が全くないときには、それぞれ図1に示す被演算データS54および図3に示す被演算データS65のマクロブロックを構成する64個の画素データ全てが、それぞれ輝度(Y)データS51aおよびS55aとなる制御を行う選択制御信号S53を生成する。また、CPU53は、図4



(B)に示すように、「レベル1」のときには、それぞれ図1に示す被演算データS54および図3に示す被演算データS65のマクロブロックを構成する64個の画素データのうち、60個が輝度(Y)データS51aおよびS55aとなり、2個が色差(Cb)データS51bおよびS55bとなり、2個が色差(Cr)データS51bおよびS55bとなる制御を行う選択制御信号S53を生成する。

【0034】また、CPU53は、図4(C)に示すように、「レベル2」のときには、それぞれ図1に示す被演算データS54および図3に示す被演算データS65のマクロブロックを構成する64個の画素データのうち、56個が輝度(Y)データS51aおよびS55aとなり、4個が色差(Cb)データS51bおよびS55bとなり、4個が色差(Cr)データS51bおよびS55bとなる制御を行う選択制御信号S53を生成する。また、CPU53は、図4(D)に示すように、「レベル3」のときには、それぞれ図1に示す被演算データS54および図3に示す被演算データS65のマクロブロックを構成する64個の画素データのうち、48個が輝度(Y)データS51aおよびS55aとなり、8個が色差(Cb)データS51bおよびS55bとなり、8個が色差(Cr)データS51bおよびS55bとなる制御を行う選択制御信号S53を生成する。

【0035】また、CPU53は、図4(E)に示すように、「レベル4」のときには、それぞれ図1に示す被演算データS54および図3に示す被演算データS65のマクロブロックを構成する64個の画素データのうち、32個が輝度(Y)データS51aおよびS55aとなり、16個が色差(Cb)データS51bおよびS55bとなり、16個が色差(Cr)データS51bおよびS55bとなる制御を行う選択制御信号S53を生成する。

【0036】次に、動き検出装置50の全体動作について説明する。まず、プリプロセッサ52において、基準画像フレームメモリ51から読み出され基準画像の基準ブロックについて、輝度データS51aおよび色差データS51bの画素平均値やブロック分散が求められ、これが画像特性パラメータS52としてCPU53に出力される。次に、CPU53において、現在の基準ブロックの動き検出に色差情報が考慮される必要度が判断され、その必要度「レベル0」～「レベル4」のいずれかを示す選択制御信号S53が図1に示すセクタ54および図2に示すプロセッサエレメント60aおよび図3に示すプロセッサエレメント60bのセクタ65に出力される。そして、選択制御信号S53が示すサンプリング頻度でセクタ54によってサンプリングされた基準画像の色差成分および輝度成分を含む被演算データS54が、プロセッサアレー56の図2および図3に示すプロセッサエレメント60aおよび60b内のレジスタ

61を介して演算器62に出力される。

【0037】また、プロセッサエレメント60aおよび60b内において、選択制御信号S53が示すサンプリング頻度でセクタ65によってサンプリングされた参照画像(候補ブロック)の色差成分および輝度成分を含む被演算データS65が、演算器62に出力される。そして、演算器62において、レジスタ61から入力した基準画像の被演算データ61から、セクタ65から入力した被演算データS65が減算された後に、その減算値の絶対値(MAEを算出する場合)あるいは二乗値(MSEを算出する場合)が計算され、計算結果が差分蓄積値S64として後段のプロセッサエレメント60bに出力される。

【0038】そして、最終段のプロセッサエレメント60bから出力される差分蓄積値S64が、候補ブロックのMAEあるいはMSEとなる。次に、比較ユニット57において、プロセッサアレー56から入力した複数の候補ブロックのMAEあるいはMSEが比較され、MAEあるいはMSEが最小の候補ブロックが図11に示す参照ブロック6として決定され、基準ブロック5と参照ブロック6との位置関係を示す動きベクトル7が求められる。この動きベクトル7は、図9に示す動き補償回路125に出力され、動き補償に用いられる。

【0039】以上説明したように、動き検出装置50によれば、CPU53において、画像特性パラメータS52に基づいて、色差情報を反映させる必要度のレベルを5段階で決定し、動きベクトルを求める基準となるマクロブロックを構成する64個の画素データにおける輝度データおよび色差データの割合を決定する。このとき、図4(B)～(E)に示す場合には、輝度データおよび色差データの双方を用いることから、前述したように、動き補償の際にマクロブロックに大きなブロック係数を残してしまうことを適切に回避できる。動き検出装置50は、特に、高圧縮時において符号化画像の画質を向上させることができる。

【0040】また、動き検出装置50によれば、色差成分を用いて動きベクトルを算出するためのプロセッサエレメントを新たに追加しないため、従来に比べて、演算量を大幅に削減でき、装置構成を小規模にできると共に、消費電力を抑えることができる。なお、プリプロセッサ52が生成する画素平均値やブロック分散などの画像特性パラメータS52は、MPEG2 Main Profileの符号化において元来必要とされるものであるため、色差情報を考慮した動き検出を行う上でハードウェアの増加は殆どない。

#### 【0041】第2実施形態

図5は、本実施形態の動き検出装置50aの構成図である。図5に示すように、動き検出装置50aは、基準画像フレームメモリ51、プリプロセッサ52、CPU53a、セクタ54、参照画像フレームメモリ55、プ

ロセッサアレー56aおよび比較ユニット57を有する。ここで、基準画像フレームメモリ51、プリプロセッサ52、セクタ54、参照画像フレームメモリ55および比較ユニット57は、前述した図1に示す第1実施形態と同じであるが、CPU53aおよびプロセッサアレー56aが第1実施形態とは異なる。

【0042】以下、図5に示すCPU53aおよびプロセッサアレー56aについて詳細に説明する。CPU53aは、画像特性パラメータS52に基づいて、画像データの輝度成分に加えて色差成分についても、画素データの平均値およびブロック分散値を算出し、これらの算出結果に基づいて、基準ブロックの動き検出に、色差情報をどの程度反映させる必要があるかを、動き検出処理を行なう前に決定する。具体的には、CPU53aは、色差成分についての画素データの平均値およびブロック分散値に基づいて、色差情報を必要度を、「レベル0」～「レベル4」の5段階で決定する。ここで、「レベル0」から「レベル4」に向かうに従い、色差情報の必要度が高まるものとする。

【0043】CPU53は、上述したようにして決定された色差情報の必要度のレベルに応じて、図1に示すセクタ54および図2に示すセクタ65において、輝度データおよび色差データをサンプリングする頻度を決定し、当該決定したサンプリング頻度を示す選択制御信号S53を生成する。具体的には、マクロブロックがマトリクス状に配置された8×8の画素の画素データで構成される場合には、これら64個の画素データのうち、輝度データおよび色差データを用いる割合を決定する。

【0044】本実施形態では、CPU53は、図6(A)に示すように、「レベル0」、すなわち動きベクトルを求める際に色差情報を考慮する必要性が全くないときには、それぞれ図1に示す被演算データS54および図3に示す被演算データS65のマクロブロックを構成する64個の画素データ全てが、それぞれ輝度(Y)データS51aおよびS55aとなる制御を行う選択制御信号S53aを生成する。また、CPU53は、「レベル1」～「レベル4」のときには、それぞれ図1に示す被演算データS54および図3に示す被演算データS65のマクロブロックを構成する64個の画素データのうち、32個が輝度(Y)データS51aおよびS55aとなり、16個が色差(Cb)データS51bおよびS55bとなり、16個が色差(Cr)データS51bおよびS55bとなる制御を行う選択制御信号S53を生成する。

【0045】以下、プロセッサアレー56aについて説明する。図5に示すように、プロセッサアレー56aは、初段のプロセッサエレメント60a1および複数のプロセッサエレメント60b1を有し、各プロセッサエレメント60b1が、前段のプロセッサエレメント60a1あるいは60b1から被演算データおよび差分累積

値を入力するように直列に接続されている。

【0046】図7は、初段のプロセッサエレメント60a1の構成図である。図7に示すように、初段のプロセッサエレメント60a1は、レジスタ61、演算器62a、レジスタ64およびセクタ65を有する。図8は、プロセッサエレメント60b1の構成図である。図8に示すように、プロセッサエレメント60b1は、レジスタ61、演算器62a、加算器63、レジスタ64およびセクタ65を有する。

【0047】図7および図8において、レジスタ61、加算器63、レジスタ64およびセクタ65は、前述した図2および図3に示したものと同一である。以下、演算器62aは、レジスタ61から入力した基準画像の被演算データ61から、セクタ65から入力した被演算データS65を減算した後に、その減算値(図6(A)に示すY、Cb、Cr)の絶対値(MAEを算出する場合)あるいは二乗値(MSEを算出する場合)を算出し、この算出結果をスケージング制御信号S53bに基づいてスケージングしてMSEあるいはMAEを算出し、この算出結果を示す差分蓄積値S62aをレジスタ64に出力する。

【0048】以下、演算器62aにおいて、スケージング制御信号S53bに基づいて減算値Y、Cb、CrをスケージングしてMSEあるいはMAEを算出する手法について説明する。演算器62aは、スケージング制御信号S53bが「レベル0」を示す場合には、図6(A)に示すように、MSEを算出する場合には、マクロブロックを構成する64個の画素データについての減算値Yの二乗値の総和をMSEとする。一方、MAEを算出する場合には、マクロブロックを構成する64個の画素データについての減算値Yの絶対値の総和をMAEとする。

【0049】また、演算器62aは、スケージング制御信号S53bが「レベル1」を示す場合には、図6

(B)に示すように、MSEを算出する場合には、マクロブロックを構成する32個の画素データについての減算値Yの二乗値の総和と、16個の減算値Cbを8で除算した値の二乗値の総和と、16個の減算値Crを8で除算した値の二乗値の総和とを加算してMSEを算出する。一方、MAEを算出する場合には、マクロブロックを構成する32個の画素データについての減算値Yの絶対値の総和と、16個の減算値Cbを8で除算した値の絶対値の総和と、16個の減算値Crを8で除算した値の絶対値の総和とを加算してMAEを算出する。

【0050】また、演算器62aは、スケージング制御信号S53bが「レベル2」を示す場合には、図6

(C)に示すように、MSEを算出する場合には、マクロブロックを構成する32個の画素データについての減算値Yの二乗値の総和と、16個の減算値Cbを4で除算した値の二乗値の総和と、16個の減算値Crを4で

除算した値の二乗値の総和とを加算してMSEを算出する。一方、MAEを算出する場合には、マクロブロックを構成する32個の画素データについての減算値Yの絶対値の総和と、16個の減算値Cbを4で除算した値の絶対値の総和と、16個の減算値Crを4で除算した値の絶対値の総和とを加算してMAEを算出する。

【0051】また、演算器62aは、スケーリング制御信号S53bが「レベル3」を示す場合には、図6

(D)に示すように、MSEを算出する場合には、マクロブロックを構成する32個の画素データについての減算値Yの二乗値の総和と、16個の減算値Cbを2で除算した値の二乗値の総和と、16個の減算値Crを2で除算した値の二乗値の総和とを加算してMSEを算出する。一方、MAEを算出する場合には、マクロブロックを構成する32個の画素データについての減算値Yの絶対値の総和と、16個の減算値Cbを2で除算した値の絶対値の総和と、16個の減算値Crを2で除算した値の絶対値の総和とを加算してMAEを算出する。

【0052】また、演算器62aは、スケーリング制御信号S53bが「レベル4」を示す場合には、図6

(D)に示すように、MSEを算出する場合には、マクロブロックを構成する32個の画素データについての減算値Yの二乗値の総和と、16個の減算値Cbの二乗値の総和と、16個の減算値Crの二乗値の総和とを加算してMSEを算出する。一方、MAEを算出する場合には、マクロブロックを構成する32個の画素データについての減算値Yの絶対値の総和と、16個の減算値Cbの絶対値の総和と、16個の減算値Crの絶対値の総和とを加算してMAEを算出する。

【0053】以上説明したように、図5に示す動き検出装置50aによって、前述した第1実施形態の動き検出装置50と同様の効果を得ることができる。

【発明の効果】以上説明したように、本発明の動き検出装置およびその方法によれば、動き補償の際にマクロブロックに大きなブロック係数を残してしまうことを適切に回避できる。特に、高圧縮時において符号化画像の画質を向上させることができる。また、本発明の動き検出装置によれば、色差成分を用いて動きベクトルを算出する

るための新たなハードウェアを追加しないため、従来に比べて、演算量を大幅に削減でき、装置構成を小規模にできると共に、消費電力を抑えることができる。

【図面の簡単な説明】

【図1】図1は、本発明の第1の実施形態の動き検出装置の構成図である。

【図2】図2は、図1に示すプロセッサアレー内の初段のプロセッサエレメントの構成図である。

【図3】図3は、図1に示すプロセッサアレー内の後段のプロセッサエレメントの構成図である。

【図4】図4は、図1に示すCPUにおける選択制御信号の生成方法を説明するための図である。

【図5】図5は、本発明の第2の実施形態の動き検出装置の構成図である。

【図6】図6は、図5に示すプロセッサアレー内の初段のプロセッサエレメントの構成図である。

【図7】図7は、図5に示すプロセッサアレー内の後段のプロセッサエレメントの構成図である。

【図8】図8は、図5に示すCPUにおける選択制御信号の生成方法を説明するための図である。

【図9】図9は、フレーム間予測符号化回路の構成図である。

【図10】動きベクトルを生成する際の基準画像と参照画像との関係を説明するための図である。

【図11】動きベクトルを生成する際の基準画像と参照画像との関係を説明するための図である。

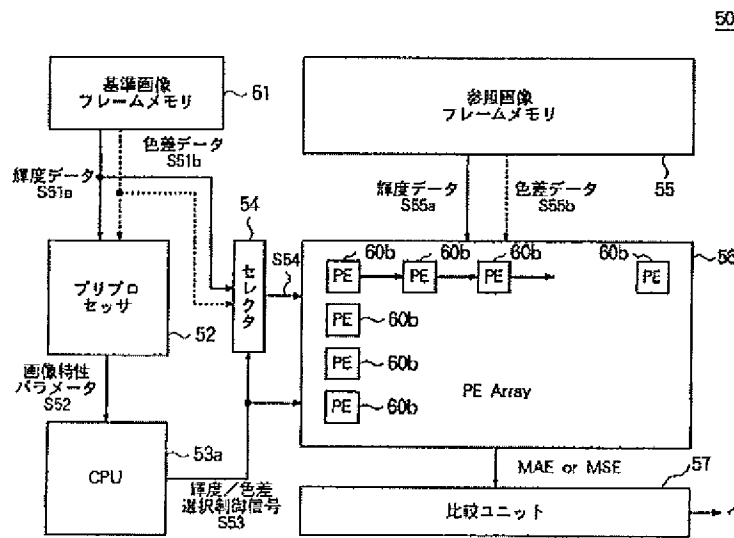
【図12】動きベクトル生成に用いられるMSEおよびMAEの算出方法を説明するための図である。

【図13】図13は、動きベクトル生成に用いられるプロセッサエレメントの構成図である。

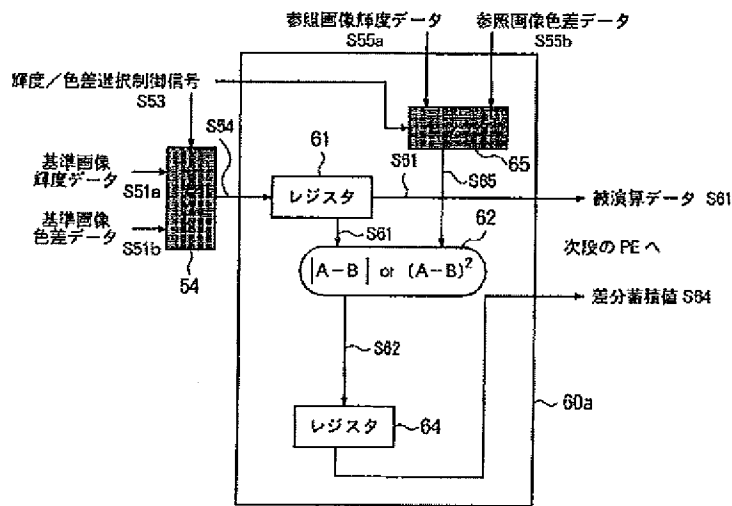
【符号の説明】

50、50a…動き検出装置、51…基準画像フレームメモリ、52…プリプロセッサ、53、53a…CPU、54、65…セレクタ、55…参照画像フレームメモリ、56、56a…プロセッサアレー、57…比較ユニット、60a、60b、60a1、60b1…プロセッサエレメント、61、64…レジスタ、62、62a…演算器

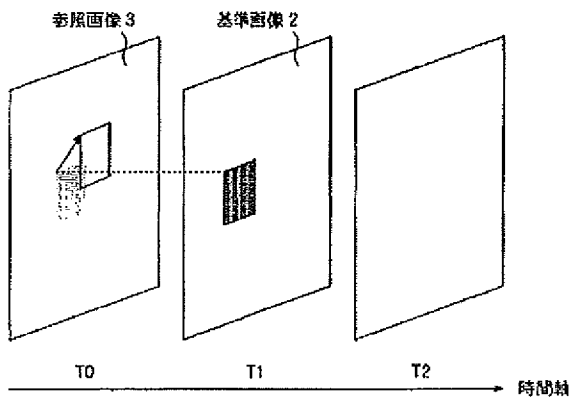
【図1】



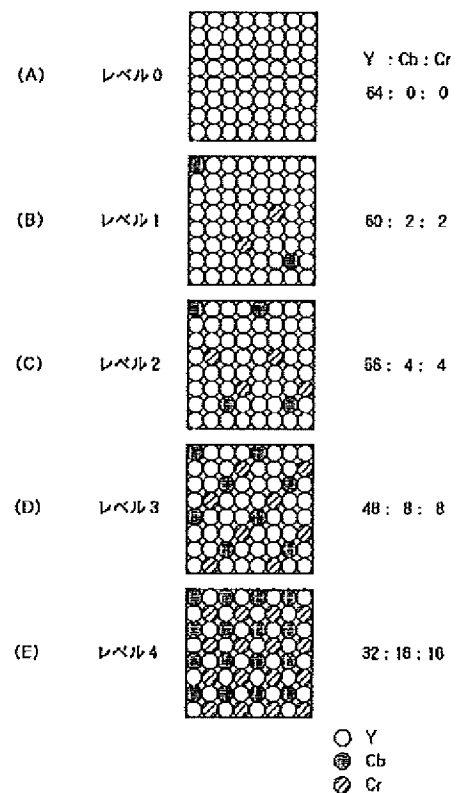
【図2】



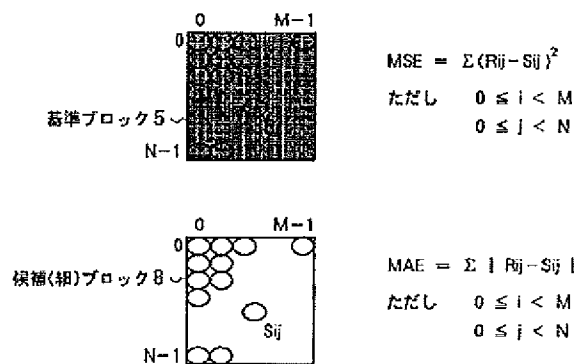
【図10】



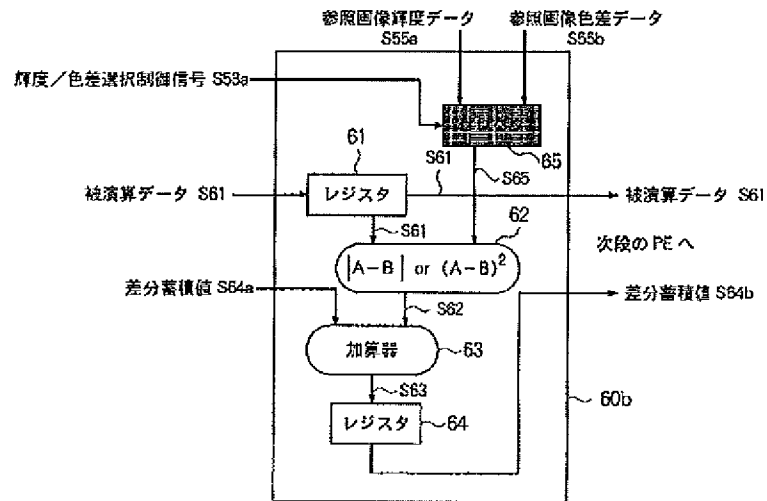
【図4】



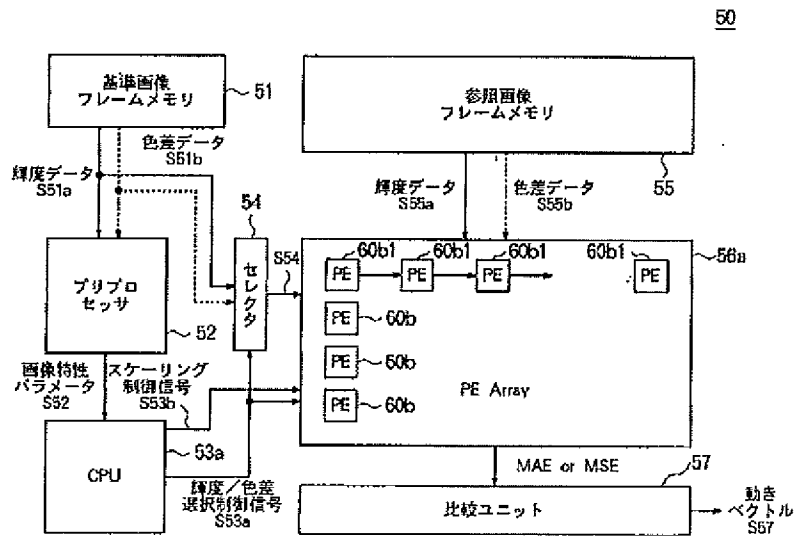
【図12】



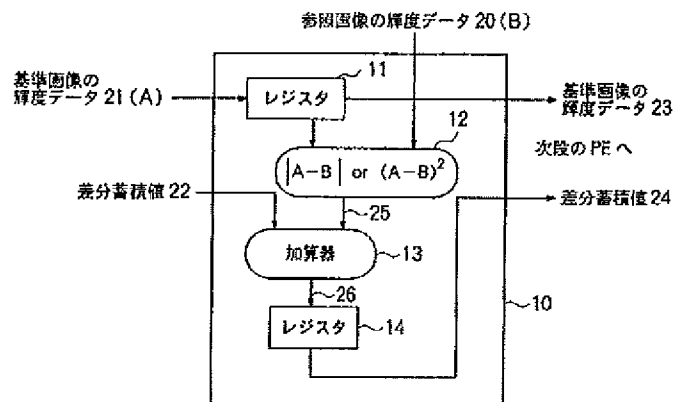
【図3】



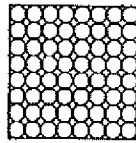
【図5】



【図13】



【図 6】

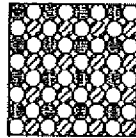
(A) レベル 0  $MSE = \sum(Y^2)$  $MAE = \sum(|Y|)$ 

Y : Cb : Cr  
64 : 0 : 0

ただし

$$\begin{aligned} Y &= RY_{ij} - SY_{ij} \\ Cb &= RCb_{ij} - SCb_{ij} \\ Cr &= RCr_{ij} - SCR_{ij} \end{aligned}$$

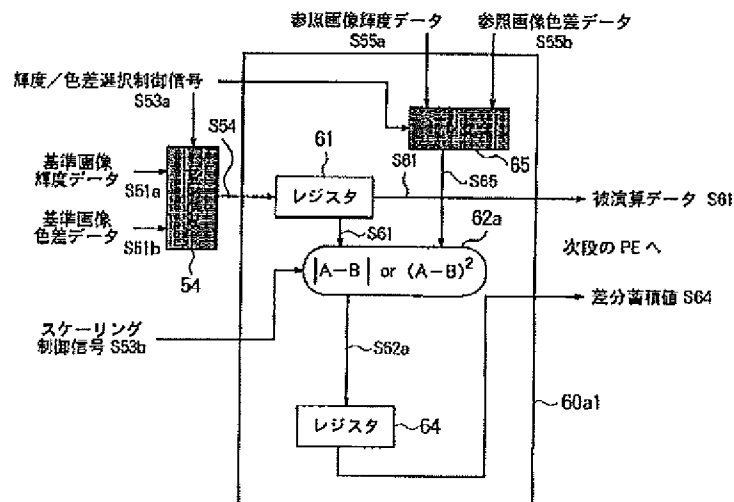
$$0 \leq i < 8 \quad 0 \leq j < 8$$

(B) レベル 1  $MSE = \sum(Y^2 + Cb^2/8 + Cr^2/8)$  $MAE = \sum(|Y| + |Cb/8| + |Cr/8|)$ (C) レベル 2  $MSE = \sum(Y^2 + Cb^2/16 + Cr^2/16)$  $MAE = \sum(|Y| + |Cb/4| + |Cr/4|)$ (D) レベル 3  $MSE = \sum(Y^2 + Cb^2/4 + Cr^2/4)$  $MAE = \sum(|Y| + |Cb/2| + |Cr/2|)$ (E) レベル 4  $MSE = \sum(Y^2 + Cb^2 + Cr^2)$  $MAE = \sum(|Y| + |Cb| + |Cr|)$ 

Y : Cb : Cr  
32 : 16 : 16

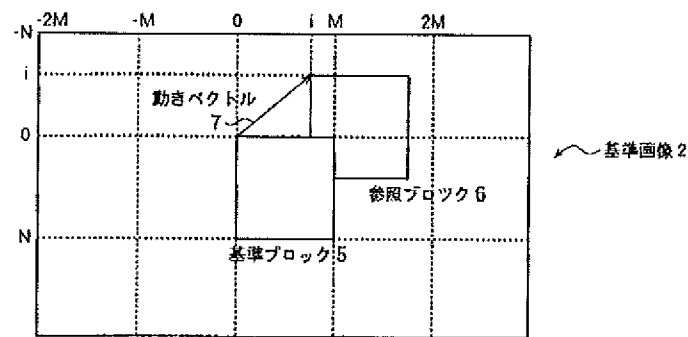
○ Y  
⊗ Cb  
⊙ Cr

【図 7】





【図11】



動きベクトルとサーチ範囲